

Docket No.: 4006-270

PATENT *JTC*



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Re Application of

Yu-Cheng CHEN et al.

U.S. Patent Application No. 10/687,759

Filed: October 20, 2003

:
:
:
:
: Group Art Unit: 2871
:
: Examiner: Thanh Nhan P. Nguyen

For: MULTI-LAYERED COMPLEMENTARY WIRE STRUCTURE AND
MANUFACTURING METHOD THEREOF

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

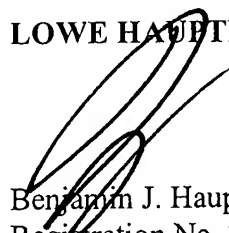
At the time the above application was filed, priority was claimed based on the following application(s):

Taiwan Application No. 92127501, filed October 3, 2003.

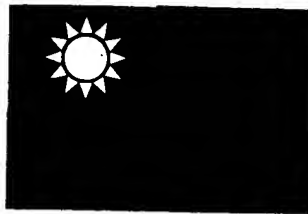
A copy of the priority application is enclosed.

Respectfully submitted,

LOWE HAUPTMAN & BERNER, LLP


Benjamin J. Hauptman
Registration No. 29,310

1700 Diagonal Road, Suite 300
Alexandria, Virginia 22314
(703) 684-1111
(703) 518-5499 Facsimile
Date: April 5, 2005
BJH/jk



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 10 月 03 日
Application Date

申請案號：092127501
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長
Director General

蔡練生

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2004 年 1 月
Issue Date

發文字號：09320056610
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	多層互補式導線結構及其製造方法
	英 文	MULTI-LAYERED COMPLEMENTARY WIRE STRUCTURE AND MANUFACTURING METHOD THEREOF
二、 發明人 (共2人)	姓 名 (中文)	1. 陳昱丞 2. 陳麒麟
	姓 名 (英文)	1. CHEN, Yu-Cheng 2. CHEN, Chi-Lin
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台北縣新店市五峰路48巷2之4號5樓 2. 新竹市明湖路648巷79號4樓
	住居所 (英 文)	1. 5F, No. 2-4, Lane 48, Wu Feng Rd., Hsin Tien City, Taipei Hsien 2. 4F, No. 79, Lane 648, Ming Hu Rd., Hsinchu City
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 財團法人工業技術研究院
	名稱或 姓 名 (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹縣竹東鎮中興路四段195號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 195, Sec. 4, Chung-Hsing Rd., Chutung Town, Hsinchu Hsien, TAIWAN, R. O. C.
	代表人 (中文)	1. 翁 政 義
	代表人 (英文)	1. WENG, Cheng-I



四、中文發明摘要 (發明名稱：多層互補式導線結構及其製造方法)

一種多層互補式導線結構及其製造方法，包括至少一第一導線與至少一第二導線，且第一導線與第二導線各具有一主線以及與主線位於不同導線層的數條支線。第一導線與第二導線之間的絕緣層中開設有數個接觸窗，而使第一導線之主線與支線相連，以及使第二導線之主線與支線相連。其中，第一導線的主線係與第二導線的主線絕緣並交叉排列，且第一導線的主線係第二導線的支線絕緣並位於同一層導線結構中，而第二導線的主線則與第一導線的支線絕緣並位於另一同層導線結構中。

五、英文發明摘要 (發明名稱：MULTI-LAYERED COMPLEMENTARY WIRE STRUCTURE AND MANUFACTURING METHOD THEREOF)

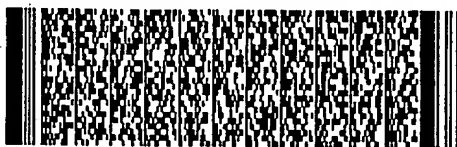
A multi-layered complementary wire structure and a manufacturing method thereof are disclosed, comprised a first wire and a second wire. Each of the first and the second wires comprises a main line and a plurality of branch lines located at a different layer from the main line. A plurality contact holes are formed in an insulated layer between the first wire and the second wire to



四、中文發明摘要 (發明名稱：多層互補式導線結構及其製造方法)

五、英文發明摘要 (發明名稱：MULTI-LAYERED COMPLEMENTARY WIRE STRUCTURE AND MANUFACTURING METHOD THEREOF)

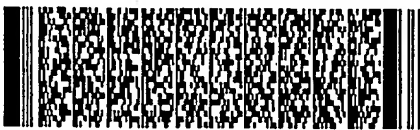
connect the main line of the first wire and the branch lines of the first wire, and connect the main line of the second wire and the branch lines of the second wire. The main line of the first wire is insulated and crossed with the main line of the second wire. The main line of the first wire is insulated and located at the same layer with the branch lines of the second wire. The main



四、中文發明摘要 (發明名稱：多層互補式導線結構及其製造方法)

五、英文發明摘要 (發明名稱：MULTI-LAYERED COMPLEMENTARY WIRE STRUCTURE AND MANUFACTURING METHOD THEREOF)

line of the second wire is insulated and located at the same layer with the branch lines of the first wire.



六、指定代表圖

(一)、本案指定代表圖為：第6圖

(二)、本代表圖之元件代表符號簡單說明：

100：導線結構

102：導線結構

200：主線

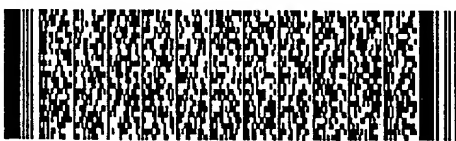
202：支線

204：插塞

250：主線

252：支線

254：插塞



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

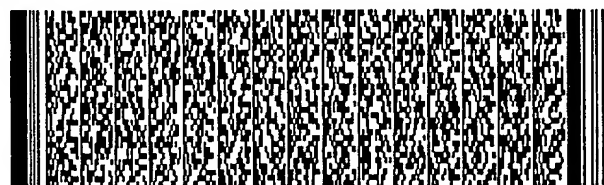
本發明是有關於一種導線結構及其製造方法，且特別是有關於一種可大幅降低導電電阻的導線結構及其製造方法。

【先前技術】

由於多媒體的迅速發展，使得使用者對週邊之聲光設備要求愈來愈高。以往常用的陰極射線管或稱影像管(Cathode Ray Tube, CRT)類型的顯示器，由於體積過於龐大，在現今標榜輕、薄、短、小的時代中，已漸不敷需求。因此，近年來有許多平面顯示器技術相繼被開發出來，如液晶顯示器(Liquid Crystal Display, LCD)、電漿平面顯示器(Plasma Display Panel, PDP)，以及場發射顯示器(Field Emission Display, FED)，已漸漸成為未來顯示器之主流。

第1圖所繪示為一般顯示器之薄膜電晶體陣列板結構示意圖。請參照第1圖，此薄膜電晶體陣列板10包含數個以矩陣方式排列的顯示單位，即畫素(Pixel)18，畫素18除了各具有一薄膜電晶體16外，並以數條橫向平行排列的閘極線14以及數條縱向平行排列的資料線12加以分隔，這些閘極線14與資料線12並與薄膜電晶體16連接。

第2圖所繪示為一般顯示器中單一畫素的結構示意圖。請參照第2圖，每個畫素18中各具有一個薄膜電晶體16，而閘極線14係連接薄膜電晶體16的閘極26，資料線12則連接薄膜電晶體16的源極20與汲極22。閘極26與源極20及汲極



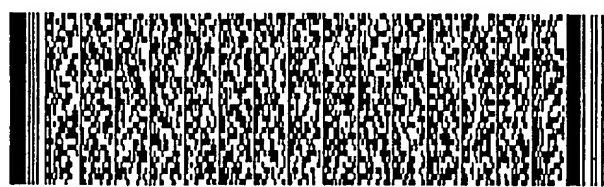
五、發明說明 (2)

22 之間並具有絕緣層(未繪示)與主動層24。並且，畫素18中更具有畫素電極28，此畫素電極28係與汲極22連接，而以薄膜電晶體16作為開關元件。

一般說來，閘極線14與資料線12係分屬不同層金屬層，兩者的交叉處並不互相接觸，而是由四周的絕緣層30加以隔離絕緣，如第3圖所示。目前顯示器趨向大面積化發展，閘極導線與資料導線的長度越來越長，使得總體電阻越來越高，將造成嚴重的電阻電容延遲(Resistance Capacitance Delay ; RC Delay)問題。由於嚴重的RC延遲問題，而侷限元件的設計與製造，並且影響到元件的操作速度。

【發明內容】

因此本發明的目的之一就是在提供一種導線結構及其製造方法，係以至少雙層的導線結構來降低元件的導線電阻，並於導線交接處利用互補式結構以解決交叉跨線問題。因此本發明的另一目的就是在提供一種顯示器矩陣結構，利用多層互補式導線結構來構成其中的閘極線與資料線，以減低線寬而提高顯示單位的開口率。根據上述目的，本發明所提出的多層互補式導線結構包括：至少一第一導線，此第一導線具有一主線、數條支線以及用以連接主線與支線間的數個插塞；以及，至少一第二導線，此第二導線同樣具有一主線、數條支線以及用以連接主線與支線間的數個插塞，其中，第一導線的主線係



五、發明說明(4)

應用本發明之互補式導線結構及其製造方法，可使總體導線電阻值降低，進而提高元件的操作速度。並且，更增加顯示單位的開口率。

【實施方式】

本發明係提供一種導線結構，具有多層互補的特徵，以下係利用本發明之較佳實施例進行說明，為了使本發明之敘述更加詳盡與完備，可參照下列描述並配合第4圖至第9圖之圖示。

第4圖所繪示即為根據本發明一較佳實施例，作為閘極線之導線結構示意圖。請參照第4圖，本發明此一作為顯示器中閘極線的導線結構100包含一條細長狀的主線200以及數段位於同一軸上但彼此具有間隔的支線202，由於主線200與支線202係位於不同層，所以每一個支線202頭尾與主線200之間係以插塞204作為連接，如此而形成具有數個凹槽206的齒狀雙層導電結構。

一般電阻的計算公式如下：

$$R = \rho * L / A$$

其中，R為材料電阻， ρ 為電阻率，L為導線長度，而A則為導線截面積。

當分別利用鋁金屬與銅金屬來製造傳統長導線結構時，假設導線總長度為10，截面積為1，則結果如下表所示：

五、發明說明 (5)

傳統導線結構	導線材料	電阻值
	鋁 $\rho = 2.67$	$26.7 \mu \Omega$
	銅 $\rho = 1.67$	$16.7 \mu \Omega$

另外，當分別利用鋁金屬與銅金屬來製造本發明齒狀雙層導線結構時，以第4圖例，假設主線200由一凹槽206、一支線202以及兩插塞204所構成，其中主線200的總長度也為10，其中支線長度為b，凹槽寬度(亦即10-b)為a，且主線200與支線202的截面積亦為1。當支線202長度與凹槽206寬度具有不同比例時，整體的電阻值分別如下：

	導線材料	電阻值		
		$b/a=9$	$b/a=6$	$b/a=2$
雙層齒狀導線結構	鋁 $\rho = 2.67$	$14.7 \mu \Omega$	$15.3 \mu \Omega$	$17.8 \mu \Omega$
	銅 $\rho = 1.67$	$9.2 \mu \Omega$	$9.5 \mu \Omega$	$11.1 \mu \Omega$

由此可知，利用本發明雙層齒狀的導線結構，無論支線202長度與凹槽206寬度具有何種比例，皆較習知傳統導線結構的電阻值為低，所以本發明不限於此。而本發明雙層齒狀的導線結構中，當與主線200平行的支線202所佔的部分越多，亦即b/a的比例越大，則可使整體導線的電阻值越低。

當本發明之閘極線之導線結構應用於顯示器中，其所搭配



五、發明說明 (6)

作為資料線的導線結構，由於需考慮到垂直交叉的跨線連接，因此，作為資料線的導線結構恰與作為閘極線的導線結構互補，如第5圖所示。請參照第5圖，此一作為顯示器中資料線的導線結構102包含一條細長狀的主線250以及數段位於同一軸上但彼此具有間隔的支線252，並且每一個支線252頭尾與主線250之間係以插塞254作為連接，如此而形成具有數個凹槽256的齒狀雙層導電結構。當第4圖與第5圖之結構同時比較，即可了解第4圖的導線結構100與第5圖的導線結構102為對稱結構。

第6圖所繪示為第4圖之導線結構與第5圖之導線結構交叉排列時的立體示意圖。請參照第6圖，一般顯示器中的閘極線與資料線為相互垂直的交叉結構，以構成矩陣排列的顯示單位。而本發明作為閘極線之導線結構100即與作為資料線之導線結構102，於基板300上係以第4圖之凹槽206與第5圖之凹槽256相對的方式交叉形成。也就是說，導線結構100的主線200與導線結構102的支線252是位在同一層結構中，支線252分別位於主線200的兩側。而導線結構102的主線250與導線結構100的支線202則是位在另一同層結構中。

請參照第7a圖至第8c圖，第7a圖至第8c圖所繪示為本發明之一較佳實施例之導線結構的製程剖面圖，且請一併參照第6圖，其中第7a圖至第7c圖係沿第6圖之I-I剖面線所獲得之剖面圖，而第8a圖至第8c圖係沿第6圖之II-II剖面線所獲得之剖面圖。本發明之導線結構之成型，首先在基材



五、發明說明 (7)

300 上利用例如沉積的方式形成導電材料層320，並利用微影與蝕刻方式對導電材料層320圖形化以定義出導線結構100之主線200與導線結構102之支線252，如第7a圖及第8a圖所示。

接著，利用例如沉積的方式形成絕緣層350於導電材料層320與基材300之上。再利用微影與蝕刻的方式對絕緣層350進行圖形化定義，以在絕緣層350中形成數個接觸窗354以及數個接觸窗356，如第7b圖以及第8b圖所示。其中，每一個接觸窗354分別暴露出導線結構102之支線252的部分，接觸窗356則暴露出導線結構100之主線200的部份。

然後，再利用例如沉積的方式形成導電材料層360於絕緣層350之上與接觸窗354、接觸窗356之中。並以微影與蝕刻方式對導電材料層360圖形化以定義出導線結構102之主線250與導線結構100之支線202，如第7c圖與第8c圖所示。

而填滿於接觸窗354與接觸窗356之中的導電材料即分別形成為插塞254與插塞204，如第7c圖與第8c圖所示，如此一來，即可於基板300上完成如第6圖所示之雙層互補式的導線結構。其中，這些插塞204與插塞254皆須分別對準於導線結構100之主線200及導線結構102之支線252，並且彼此間具有適當間隔。此外，導線結構100之支線202除了需對準插塞204外，也需對準導線結構100之主線200，而導線結構102之主線250除了需對準插塞254外，也需對準導線

五、發明說明 (8)

結構102之支線252。因此，可得導線結構100之主線200、插塞204與導線結構100之支線202相連通之第一導線，以及導線結構102之主線250、插塞254與導線結構102之支線252相連通之第二導線。

第9圖所繪示為應用於顯示器中之本發明導線結構俯視示意圖。請參照第9圖，由此一俯視圖看來，可以清楚地看到其中具有數條位於較下方並縱向平行排列的主線200，以及位於較上方並橫向平行排列的主線250，並且主線200及主線250由俯視圖看來係形成垂直交叉的網狀結構，其中每一個格子即代表一個顯示單位400，而每個顯示單位400中皆具有一薄膜電晶體402。主線200及主線250除了跨線相交的部分外，其餘部分皆具有雙層導線結構。

舉例來說，主線200除了跨線相交部分外，則於上方(與主線250同層結構中)具有數段的支線202，並利用插塞204與這些支線202相接。同樣地，主線250除了跨線相交部分外，則於下方(與主線200同層結構中)具有數段的支線252，並利用插塞254與這些支線252相接。

值得注意的是，在第9圖的俯視圖中，上方導線結構，包括主線250與支線204的寬度，皆繪示為較下方包括主線200及支線252之寬度為寬，但這僅是為了能較容易瞭解本發明之導線結構的目的。在本發明之較佳實施例中，上述導線，包括主線250、支線204、主線200及支線252的寬度較佳為同寬，但本發明不限於此。

本發明於較佳實施例中雖僅揭露雙層互補式導線結構及其



五、發明說明 (9)

製造方法，其他兩層以上的多層導線結構亦可應用本發明之精神與概念，以達到降低電阻的目的。

由於本發明係揭露一種多層互補式導線結構及其製造方法，所以其他結構條件，包括絕緣層材料、導線之材料、形狀與長度等等，皆可視產品元件需要而加以變化。一般可利用鋁金屬、鉻金屬或鈦金屬來作為導線材料。並且，應用於顯示單位中所需的薄膜電晶體結構有許多種，本發明並不限於應用何種薄膜電晶體結構。

由上述本發明較佳實施例可知，應用本發明具有可降低導線電阻值之優點。並且如果以達到同樣電阻值的效果來說，應用本發明多層互補式導線結構可使得導線截面積降低，因此更可增加顯示單位的開口率。在本發明之實施例中，本發明應用導線寬度為 $12\ \mu\text{m}$ 之雙層互補式導線結構即可達到原來導線寬度為 $20\ \mu\text{m}$ 之傳統導線結構的電阻值。對長為 $60\ \mu\text{m}$ ，寬為 $140\ \mu\text{m}$ 的開口區域來說，原本的開口面積為：

$$60 * 140 = 8400 (\mu\text{m}^2)$$

但應用本發明互補式導線結構後，開口面積則為：

$$(60+8) * (140+8) = 10064 (\mu\text{m}^2)$$

所以，開口率大約可增加如下：

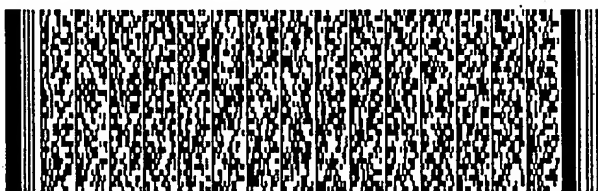
$$(10064 - 8400) / 8400 * 100\% = 19.8\%$$

如此對顯示器製造技術來說，實為一大優點。

五、發明說明 (10)

本發明多層互補式導線結構除了可應用於顯示器領域外，也可應用於其他領域中，也就使說當應用於其他領域時，如第6圖所示導線結構100與導線結構102並不限於僅作為閘極線或資料線。應用於其他例如積體電路製造技術等領域，也可得到降低電阻值與減低線寬的優點，所以本發明並不限於僅使用於顯示器領域。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

【圖式簡單說明】

為讓本發明之上述和其他目的、特徵、優點與較佳實施例能更明顯易懂，請輔以所附圖式，其中：

第1圖所繪示為一般顯示器之薄膜電晶體陣列板結構示意圖。

第2圖所繪示為一般顯示器中單一畫素的結構示意圖。

第3圖所繪示為一般閘極線與資料線分屬不同層金屬層結構之示意圖。

第4圖所繪示為根據本發明一較佳實施例，作為閘極線之導線結構示意圖。

第5圖所繪示為搭配第4圖之閘極線的資料導線結構示意圖。

第6圖所繪示為第4圖之導線結構與第5圖之導線結構交叉排列時的立體示意圖。

第7a圖至第8c圖所繪示為本發明之一較佳實施例之導線結構的製程剖面圖，其中第7a圖至第7c圖係沿第6圖之I-I剖面線所獲得之剖面圖，而第8a圖至第8c圖係沿第6圖之II-II剖面線所獲得之剖面圖。

第9圖所繪示為應用於顯示器中之本發明導線結構俯視示意圖。

【元件代表符號簡單說明】

10：薄膜電晶體陣列板

12：資料線

14：閘極線

16：薄膜電晶體



圖式簡單說明

18: 畫素	20: 源極
22: 汲極	24: 主動層
26: 閘極	28: 畫素電極
100: 導線結構	102: 導線結構
200: 主線	202: 支線
204: 插塞	250: 主線
252: 支線	254: 插塞
300: 基板	320: 導電材料層
350: 絕緣層	360: 導電材料層
354: 接觸窗	356: 接觸窗
400: 顯示單位	402: 薄膜電晶體



六、申請專利範圍

1. 一種多層互補式導線結構，至少包含：

至少一第一導線，該第一導線至少包含：

一第一主線；

複數個第一支線；以及

複數個第一接觸窗，且該些第一接觸窗係用以連接該第一主線與該些第一支線；以及

至少一第二導線，該第二導線至少包含：

一第二主線；

複數個第二支線；以及

複數個第二接觸窗，且該些第二接觸窗係用以連接該第二主線與該些第二支線；

其中，該第一主線係與該第二主線絕緣並交叉排列，且該第一主線係與該些第二支線絕緣並位於一第一層導線結構中，而該第二主線係與該些第一支線絕緣並位於一第二層導線結構中。

2. 如申請專利範圍第1項所述之多層互補式導線結構，其中該第一主線與該第二主線係垂直地交叉排列。

3. 如申請專利範圍第1項所述之多層互補式導線結構，其中每一該些第一支線係以該些第一接觸窗之二者與該第一主線連接。

4. 如申請專利範圍第1項所述之多層互補式導線結構，其



六、申請專利範圍

中每一該些第二支線係以該些第二接觸窗之二者與該第二主線連接。

5. 一種顯示器矩陣結構，至少包含：

一基板；

以矩陣方式排列之複數個顯示單位位於該基板上，且該些顯示單位係由複數條縱向平行排列並具有間隔之複數條閘極線以及橫向平行排列並具有間隔之複數條資料線所分隔而成，其中：

每一該些閘極線至少包括；

一第一主線；

與該第一主線平行之複數個第一支線；以及

相互平行之複數個第一接觸窗，且該些第一接觸窗係用以連接該第一主線與該些第一支線；以及

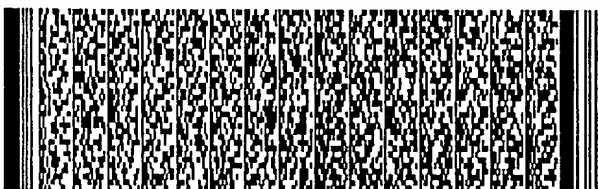
每一該些資料線至少包括；

一第二主線；

與該第二主線平行之複數個第二支線；以及

相互平行之複數個第二接觸窗，且該些第二接觸窗係用以連接該第二主線與該些第二支線；

並且，該第一主線係與該第二主線絕緣並交叉排列，且該第一主線係與該些第二支線絕緣並位於一第一層導線結構中，該第二主線係與該些第一支線絕緣並位於一第二層導線結構中。



六、申請專利範圍

6. 如申請專利範圍第5項所述之顯示器矩陣結構，其中每一該些顯示單元係具有一薄膜電晶體結構。
7. 如申請專利範圍第5項所述之顯示器矩陣結構，其中該些閘極線與該些資料線係垂直地交叉排列。
8. 如申請專利範圍第5項所述之顯示器矩陣結構，其中每一該些第一支線係以該些第一接觸窗之二者與該第一主線連接。
9. 如申請專利範圍第5項所述之顯示器矩陣結構，其中每一該些第二支線係以該些第二接觸窗之二者與該第二主線連接。
10. 一種多層互補式導線結構之製造方法，至少包含：
形成一第一導電材料層於一基板上；
圖案化該第一導電材料層以定義出至少一第一主線以及分別位於該第一主線兩側並同軸排列之複數個第一支線，其中該第一主線與該些第一支線係絕緣，且該第一主線為一第一導線之一第一部份，該些第一支線為一第二導線之一第一部份；
形成一絕緣層於該第一導電材料層與該基板上；
圖案化該絕緣層以定義出複數個第一接觸窗以及複數個第二接觸窗，且該些第一接觸窗暴露出部份之該第一主線，



六、申請專利範圍

而該些第二接觸窗暴露出每一該些第一支線的一部份；形成一第二導電材料層於該絕緣層與該第一導電材料層上並填滿該些第一接觸窗以及該些第二接觸窗；以及圖案化該第二導電材料層以定義出至少一個第二主線以及分別位於該第二主線兩側並同軸排列之複數個第二支線，其中該第二主線與該些第二支線係絕緣，且該第二主線為該些第二導線之一第二部份，該些第二支線為該些第二導線之第二部份，該第二主線係位於該些第一支線上方，且該些第二支線係位於該第一主線上方。

11. 如申請專利範圍第10項所述之多層互補式導線結構之製造方法，其中該第一主線與該第二主線係垂直地交叉排列。






100



100



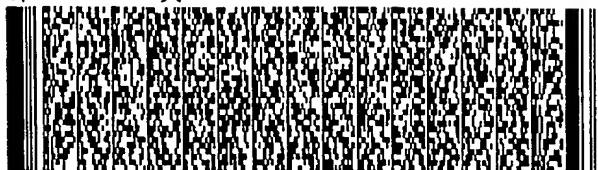
100



第 11/22 頁



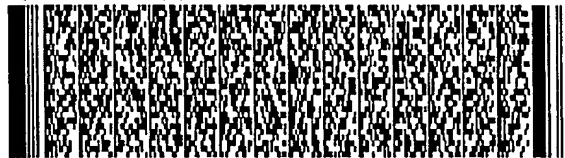
第 12/22 頁



第 12/22 頁



第 13/22 頁



第 13/22 頁



第 14/22 頁



第 14/22 頁



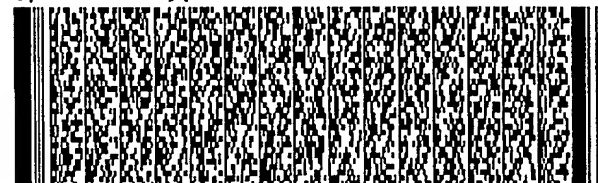
第 15/22 頁



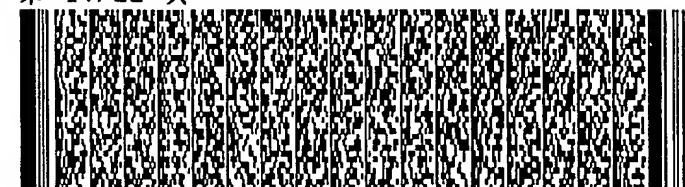
第 15/22 頁



第 16/22 頁



第 17/22 頁



第 18/22 頁



第 19/22 頁



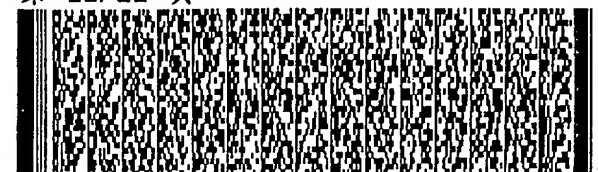
第 20/22 頁

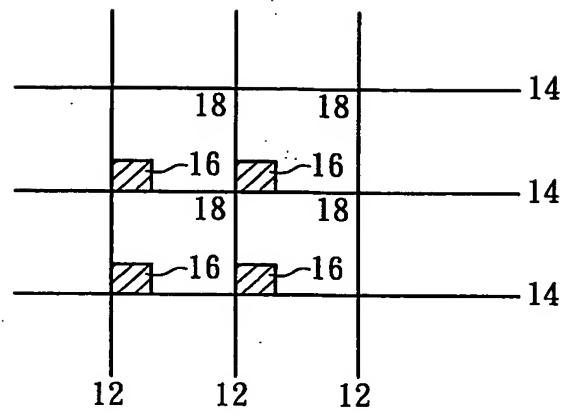


第 21/22 頁



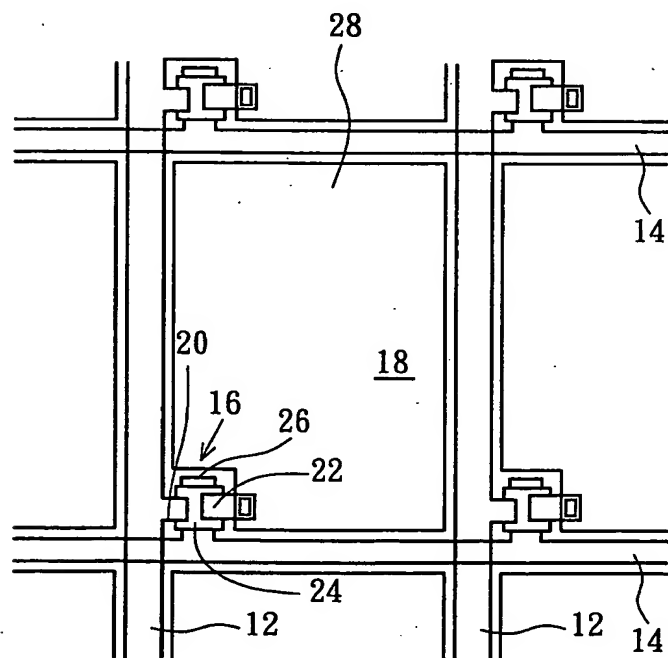
第 22/22 頁



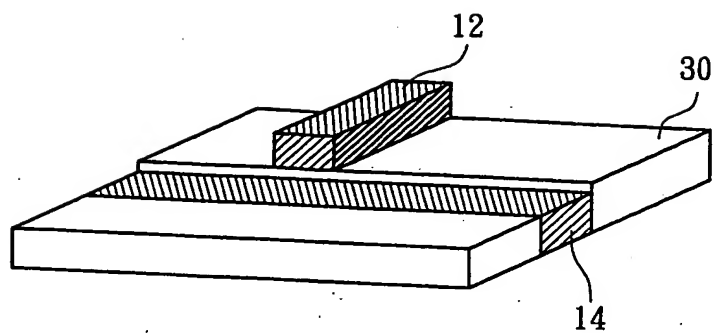


10

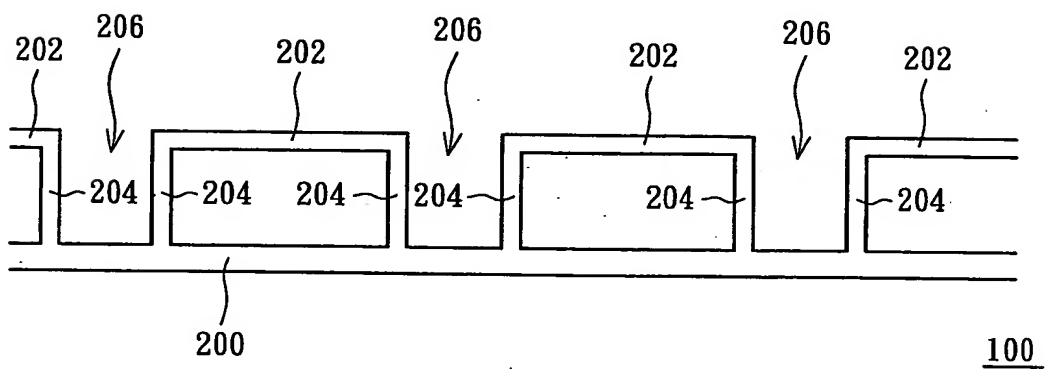
第 1 圖



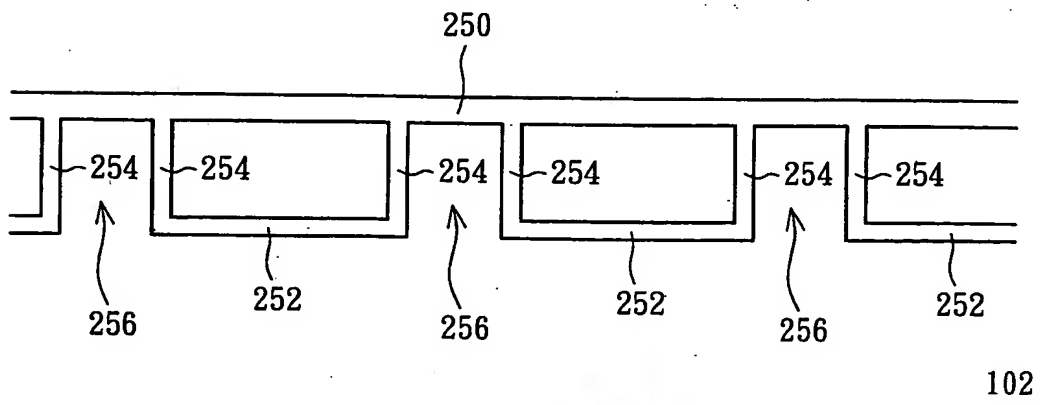
第 2 圖



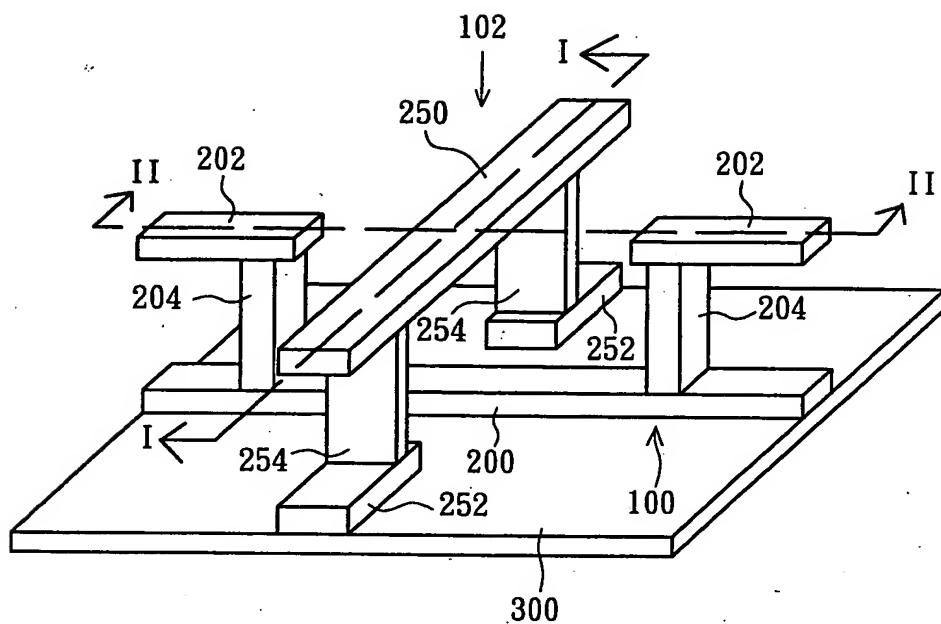
第 3 圖



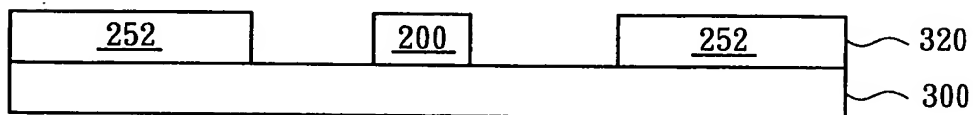
第 4 圖



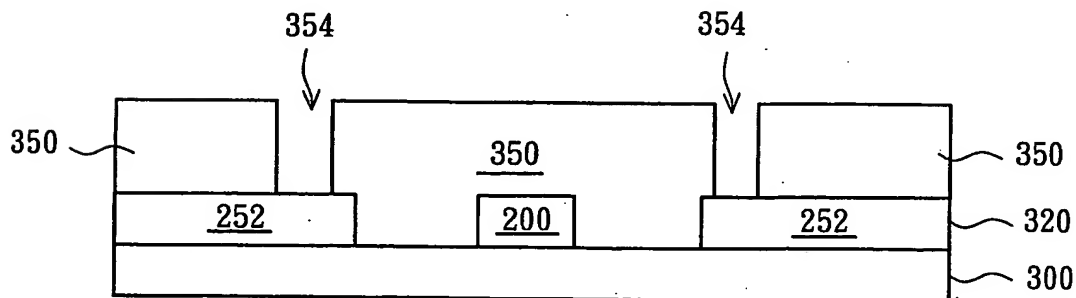
第 5 圖



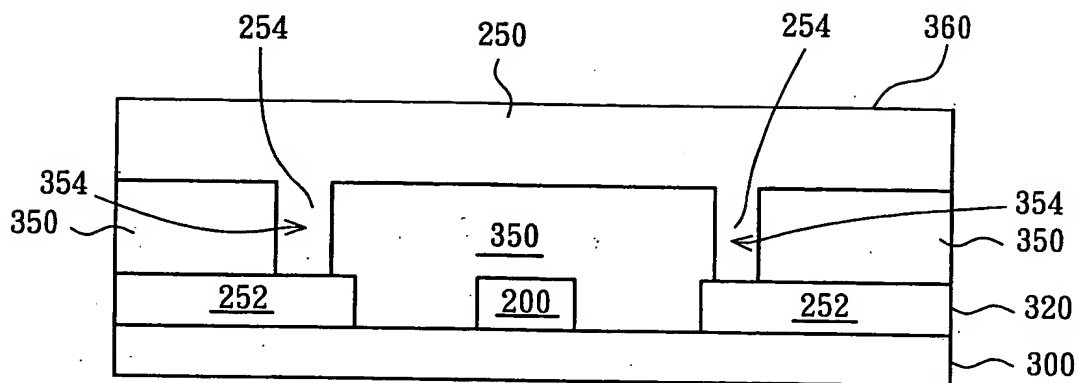
第 6 圖



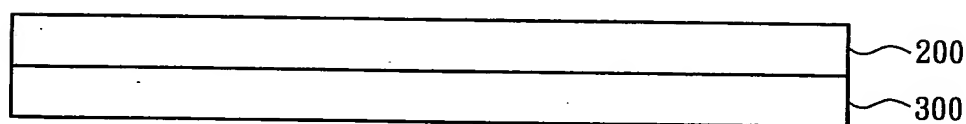
第 7a 圖



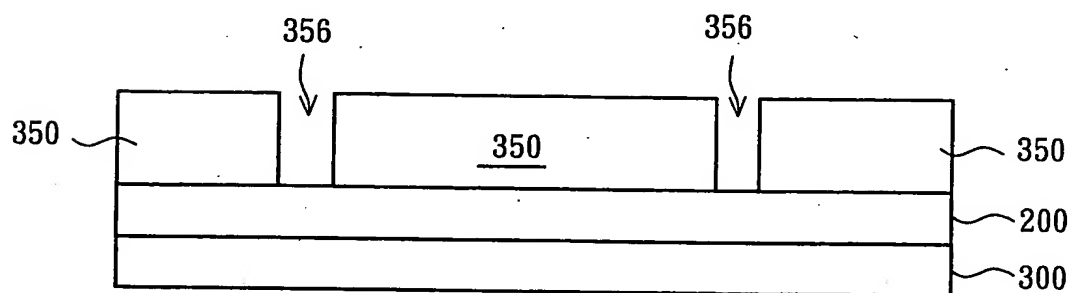
第 7b 圖



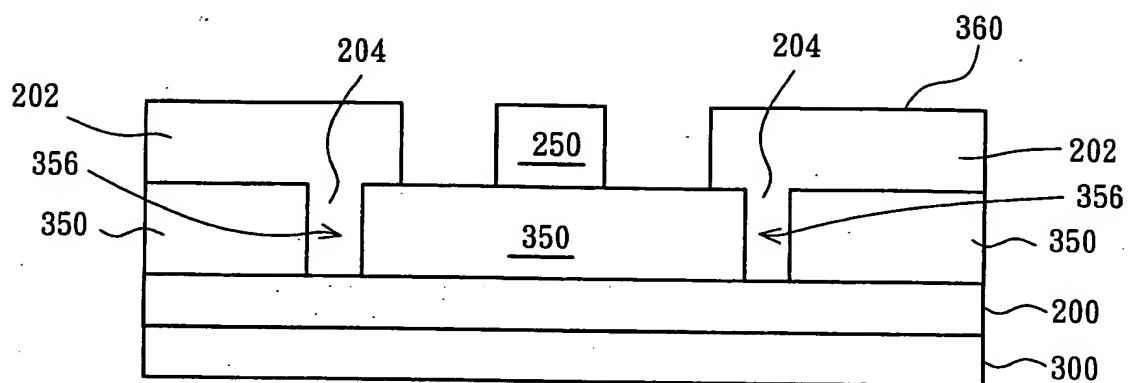
第 7c 圖



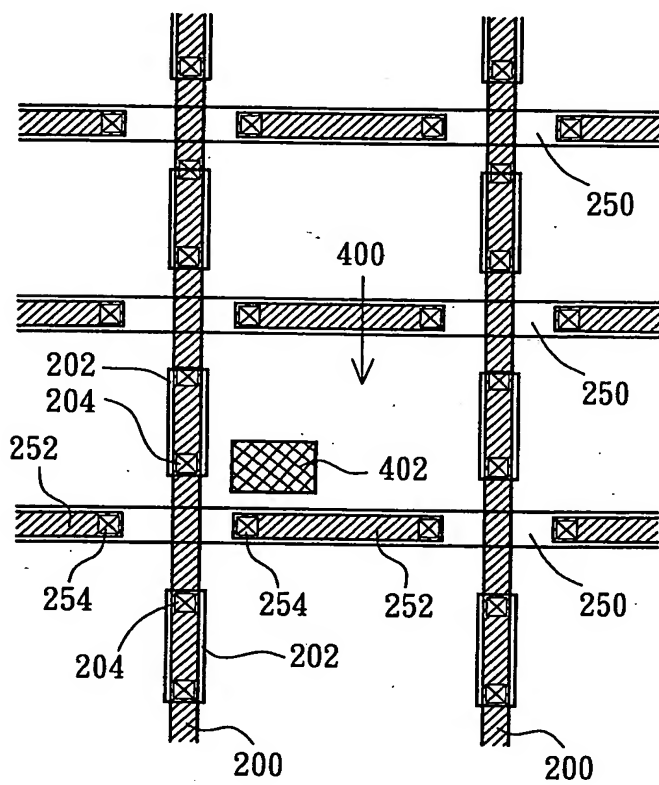
第 8a 圖



第 8b 圖



第 8c 圖



第 9 圖